

MODELE DE PREDICTION DES PERTURBATIONS EMISES EN MODE CONDUIT PAR UN FPGA

V. Broun*, Ph. Camus*, P. Vignisse*, A. Briquet*, V. Beauvois**

(*) : HEPL, Quai Gloesener 6 –B-4020 Liège Belgique, valery.broun@isil-electro.be

(**) : Université de Liège – ACE (Applied & Computational Electromagnetics), Institut Montefiore B28 – B-4000 Liège Belgique, v.beauvois@ulg.ac.be

Résumé. Des mesures en émission conduite effectuées sur des systèmes embarqués montrent une influence directe des instructions exécutées par le processeur sur la répartition fréquentielle et l'amplitude des perturbations générées [2,3]. De plus, la majorité des composants d'un système embarqué possèdent une signature spectrale représentative. Un modèle simple, basé sur la consommation en courant d'étages CMOS, a été développé [3,5]. Il permet de mettre en évidence la corrélation qui existe entre les perturbations générées par un microcontrôleur et le logiciel en cours d'exécution. Cette théorie a été étendue aux FPGA (Field Programmable Gate Array) afin de pouvoir prévoir le spectre émis en mode conduit à partir des simulations réalisées dans le logiciel de développement pour FPGA.

Mots clés : compatibilité électromagnétique, systèmes embarqués, CMOS, simulation, mesures, FPGA

I. MODELE DE COMMUTATION

La première étape consiste à modéliser la consommation de courant d'un inverseur CMOS. A chaque transition montante ou descendante de la tension d'entrée, il apparaît une impulsion de courant sur la ligne d'alimentation due à la conduction simultanée des 2 transistors. Le schéma équivalent d'un transistor MOSFET est représenté à la figure 1

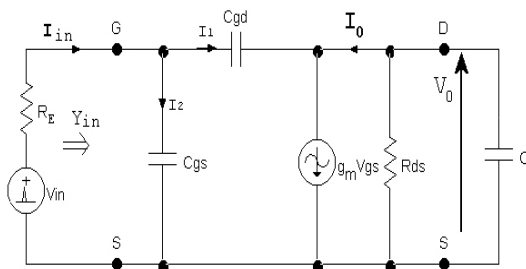


Figure 1 : Schéma équivalent d'un transistor MOSFET

La tension V_0 est l'image du courant dans R_{ds} , donc du courant traversant le MOSFET nous est donné par la formule suivante [3,5] :

$$V_0 = \frac{(sC_{gd} - g_m)V_{in}}{s^2CC_{eq} + (G_EC + G_{ds}C_{eq} + g_mC_{gd})s + G_EG_{ds}} \quad (1)$$

Pour nos simulations, nous modéliserons chaque pointe de consommation électrique par une impulsion triangulaire.

II. CASCADE D'INVERSEURS

L'étape suivante est la simulation sous PSpice d'un circuit constitué de 6 inverseurs CMOS en cascade, ayant chacun une charge de 50 pF (figure 2) et connecté à un générateur de signaux carrés de 150 kHz. Le spectre du courant consommé I fourni par le simulateur est présenté à la figure 3.

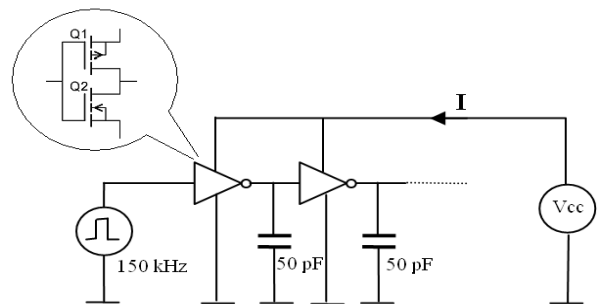


Figure 2 : Dispositif de test

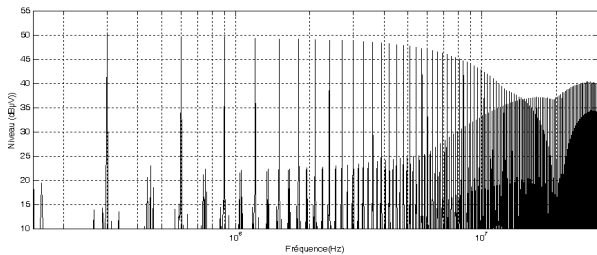


Figure 3 : Spectre simulé du courant d'alimentation converti en dBμV (sur 50 Ohms)

Un circuit de test basé sur le composant 74HC04 (6 inverseurs CMOS) a été réalisé et la mesure du spectre avec un analyseur Hameg HM5014-2 est présentée à la figure 4.

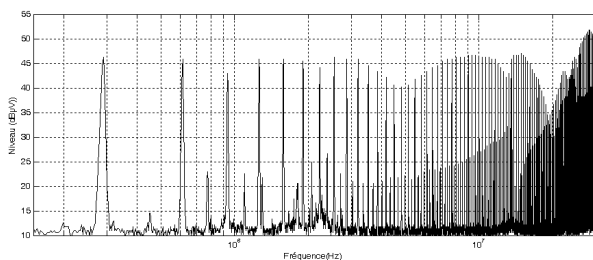


Figure 4 : Spectre fréquentiel mesuré

On observe une certaine similitude en comparant les deux diagrammes. Les différences proviennent essentiellement d'éléments parasites présents dans le composant et des approximations réalisées dans la modélisation des inverseurs. Cependant la répartition spectrale (nombre et emplacements des raies) est identique.

III. MODÈLE COMPORTEMENTAL D'UN MICROCONTROLEUR

Un processeur peut être modélisé par le biais des signaux présents sur ses bus d'échange de données : bus de données, d'adressage et de contrôle. Ces signaux dépendent des instructions exécutées et peuvent être modélisés simplement en se basant sur les caractéristiques du processeur choisi : codification du langage machine, configurations des bus et diagrammes temporels. Le modèle de commutation tel que décrit dans [3] nous permet de prévoir le nombre ainsi que la position des différentes raies émises en mode conduit par le microcontrôleur.

Afin de prouver l'influence directe que les signaux électriques ont sur le spectre émis en mode conduit, les hypothèses formulées précédemment ont été testées sur un cas concret. Les mesures et simulations ont été réalisées à partir d'une carte électronique basée sur un microcontrôleur 80C32 de chez Intel. Ce processeur n'utilise aucun dispositif de pré-chargement des instructions.

L'instruction NOP (0x00) a été placée à chaque adresse de l'EPROM. Seul le bus d'adresses sera incrémenté de 0x00 à 0xFF toutes les 12 périodes d'horloge. Comme le bus d'adresses est multiplexé avec le bus de données les signaux sont un peu plus complexes, ils sont représentés à la figure 5.

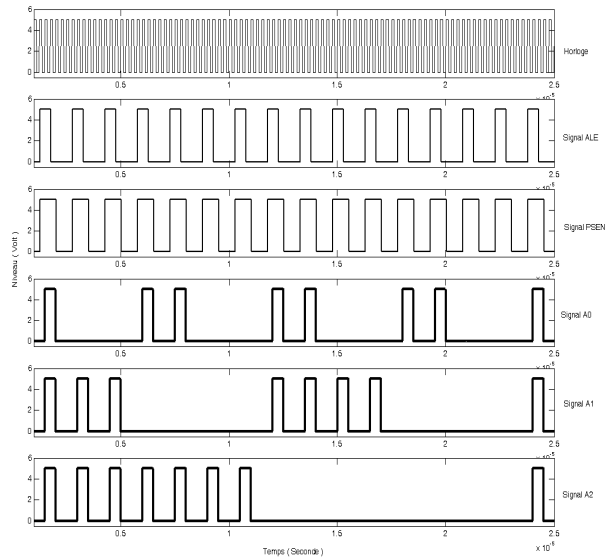


Figure 5 : 6 signaux présents sur la carte de test

En résumé, les signaux électriques sont les suivants : le signal d'horloge, le signal ALE, le signal PSEN, le bus d'adresses et de données en sortie du microcontrôleur ainsi que celui en sortie de l'EPROM. Les contributions de tous ces éléments sont additionnées (figure 6) et chaque transition verticale est remplacée par une impulsion de forme triangulaire.

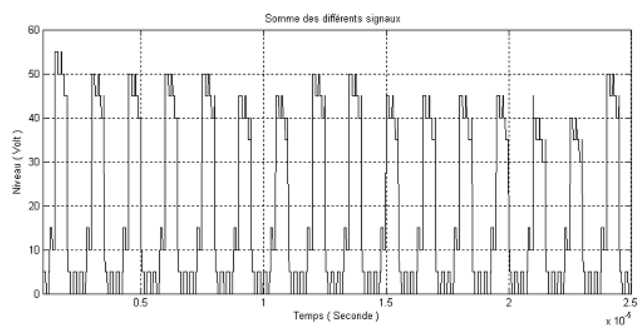


Figure 6 : Somme des signaux présents sur les bus

Ce courant de commutation (figure 7) représente l'évolution temporelle du courant consommé par l'alimentation (en régime dynamique). Il est donc à l'image (RSIL mis à part, celui-ci filtrant faiblement certaines fréquences de la gamme considérée) de celui qui est mesuré lors des essais en émission conduite suivant la norme CISPR 22. Son spectre peut être dès lors calculé et comparé à la mesure réelle.

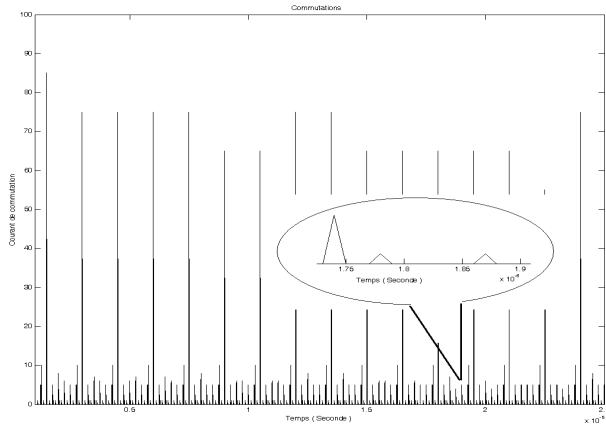


Figure 7 : Courant de commutation

Le spectre du signal de commutation est généré grâce au logiciel Matlab. Une durée d'une milliseconde et un pas de temps de 10 nanosecondes ont été choisis. Les 100.000 échantillons permettent de calculer la transformée de Fourier jusqu'à 50 MHz, ce qui est largement au-delà des 30 MHz correspondant à la fréquence maximale en émission conduite. La figure 8 représente la mesure de la carte de test alors que la figure 9 montre les résultats de la simulation où l'on peut remarquer la corrélation entre la mesure et la simulation par rapport aux nombres et à l'emplacement des différentes raies.

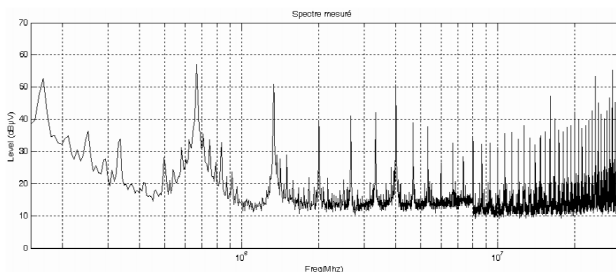


Fig.8 – Spectre mesuré.

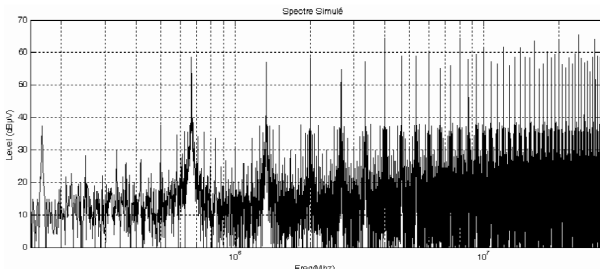


Fig.9 – Spectre calculé.

IV. ADAPTATION A UN FPGA

Le but de notre étude est de montrer que l'on peut étendre la prédiction des perturbations en mode conduit aux

FPGA à partir de la même méthode utilisée pour les microcontrôleurs. Les mesures ont été effectuées sur une carte de développement DE Nano Kit de Terasic à base d'un FPGA EPM2210F324.

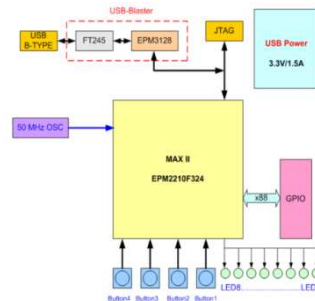


Fig.10 – Bloc diagramme de la carte de test.

Pour nos premiers essais, nous utilisons un programme simple codé en VHDL (VHSIC Hardware Description Language) qui consiste à faire clignoter une led sur un port de sortie à une fréquence de 1,5625 MHz.

A partir de la simulation effectuée dans l'environnement de développement du FPGA (QuartusII 9.0), nous pouvons visualiser les signaux internes présents dans le FPGA. Nous utiliserons la simulation temporelle et non la simulation fonctionnelle afin de tenir compte des différents délais causés par les interconnexions et les éléments logiques. La figure 11 représente ces signaux dans le cas du clignotement de la led à 1,5625 MHz.

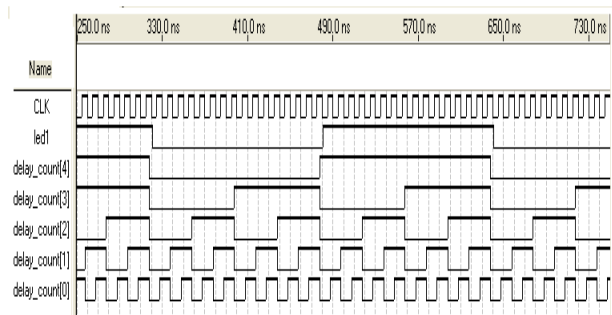


Fig.11– Signaux extraits de la simulation.

Vu que les FPGA sont réalisés dans une technologie CMOS, nous utiliserons le modèle de commutation décrit dans l'article [3] qui se base sur l'évaluation de la consommation en courant du circuit lors de chaque transition sur les signaux internes et externes comme cela a été réalisé sur les tests sur les microcontrôleurs.

III. RESULTATS

La figure 12 représente le spectre émis par la carte en mode conduit.

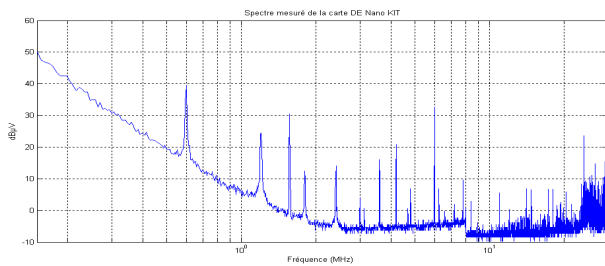


Fig.12 – Spectre émis par la carte de test.

Afin de représenter uniquement l'activité du FPGA, nous soustrayons à cette dernière courbe la mesure du spectre en mode conduit de la carte sans le FPGA afin d'en déduire uniquement son activité comme représenté à la figure 13.

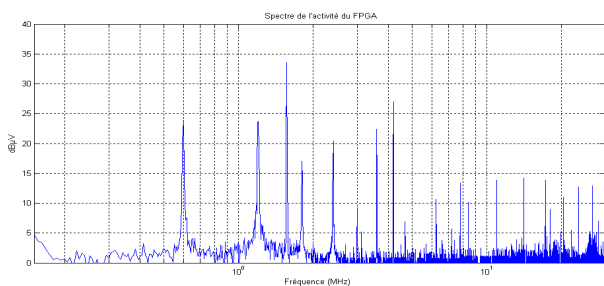


Fig.13 – Spectre de l'activité du FPGA déduit de la mesure.

La figure 14 nous montre les résultats de la simulation réalisée sous Matlab. Le modèle ne permet pas de prévoir correctement l'amplitude des raies. Il permet par contre de prévoir leur nombre ainsi que leur position. On peut remarquer que la répartition spectrale est similaire à la mesure. Cependant, certaines raies présentes dans la mesure n'apparaissent pas dans la simulation. En particulier la raie mesurée à 600KHz ainsi que ses harmoniques qui proviennent de la liaison série JTAG qui ne sont pas implémentées dans notre méthode et donc absentes dans le spectre simulé.

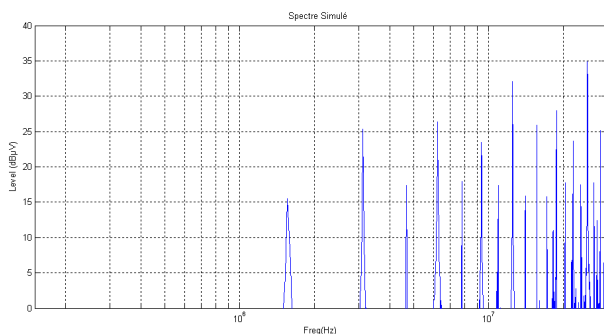


Fig.14 – Simulation de l'activité du FPGA.

IV. CONCLUSION

Les simulations réalisées à partir du modèle comportemental développé montrent la concordance, en terme de répartition fréquentielle entre mesure et simulation pour une cascade d'inverseurs CMOS ainsi que pour le microcontrôleur utilisé ; le nombre ainsi que l'emplacement de chaque raie fréquentielle est prédit par notre simulation. Leur amplitude n'est cependant pas correcte vu que notre modèle ne tient compte que du comportement temporel du système et non du tracé du circuit imprimé ainsi que des condensateurs de découplage qui vont jouer un rôle de filtre sur le courant consommé.

Les résultats de l'application de notre méthode sur les FPGA sont moins flagrants car certaines raies spectrales sont absentes lors de la simulation alors qu'elles apparaissent dans le spectre mesuré.

Des mesures plus précises sur une carte que nous développons, qui contiendra uniquement un FPGA et son alimentation permettront de prouver au non l'extension de notre méthode aux FPGA.

V. REFERENCES

- [1] Bogliolo A, Benini L, De Micheli G, Ricco B, " Gate-level current waveform simulation of CMOS integrated circuits". Low power electronics and design, International Symposium on Low Power Electronics, 1996. Monterey, California, USA
- [2] Camus Ph., « Etude de la compatibilité électromagnétique d'un système embarqué », travail présenté dans le cadre du D.E.A. en Sciences Appliquée, ULg 2002.
- [3] Broun V., Camus Ph., Vignisse P., Beauvois V. «Influence du logiciel sur les perturbations émises en mode conduit par les systèmes embarqués » CEM 2006, 4-6 Avril 2006, Saint-Malo, France.
- [4] Broun V., Camus Ph., Vignisse P., Beauvois V. « Modèle comportemental des perturbations émises en mode conduit par les systèmes embarqués » CEM 2008, Avril 2008, Paris, France.
- [5] Operation & Modeling of the MOS Transistor by Yannis Tzividis McGraw-Hill Higher Education; ISBN: 0070655235